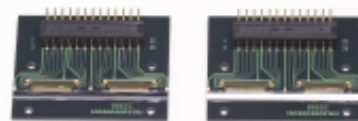


# アンプ付フォトダイオードアレイ S8865-256/-256G

## フォトダイオードアレイと信号処理ICの組み合わせ



アンプ付フォトダイオードアレイは、Siフォトダイオードアレイと信号処理ICを組み合わせたセンサです。信号処理ICチップはCMOSプロセスで形成され、タイミング発生回路、シフトレジスタ、チャージアンプアレイ、クランプ回路、ホールド回路が内蔵されているため、外付け回路の構成を簡略化できます。また複数配列することにより、長尺イメージセンサを構成することができます。なお、X線検出用に受光部に蛍光紙を貼ったタイプも用意しています。

### 特長

- 素子間ピッチ: 0.2 mmピッチ × 256 ch
- 5V電圧駆動
- 積分アンプアレイによる同時蓄積方式
- シフトレジスタによる時系列信号読み出し (データレート 1 MHz Max.)
- フォトダイオードゼロバイアス駆動による低暗電流
- クランプ回路内蔵により低雑音、広ダイナミックレンジ
- タイミング発生回路を内蔵し、2種類の入力パルス (リセット、クロック)で動作
- X線検出用には、受光部に蛍光紙を貼ったタイプを用意: S8865-256G

### 用途

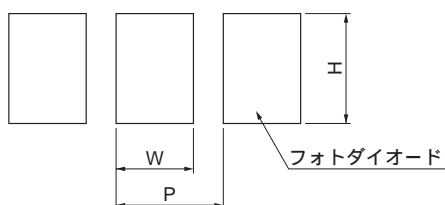
- 長尺ラインセンサ
- X線検出用ラインセンサ

### ■ 受光部仕様

項目	記号 *1	定格値	単位
素子間ピッチ	P	0.2	mm
素子幅	W	0.1	mm
素子高さ	H	0.3	mm
素子数	-	256	-
有効長	-	51.2	mm

\*1: 下図参照

### ■ 受光部拡大図



KMPDC0072.JB

# アンプ付フォトダイオードアレイ S8865-256/-256G

## ■ 絶対最大定格

項目	記号	定格値	単位
電源電圧	Vdd	-0.3 ~ +6	V
基準電圧	Vref	-0.3 ~ +6	V
フォトダイオード電圧	Vpd	-0.3 ~ +6	V
ゲイン選択端子電圧	Vgain	-0.3 ~ +6	V
マスタスレイブ選択電圧	Vms	-0.3 ~ +6	V
クロックパルス電圧	V (CLK)	-0.3 ~ +6	V
リセットパルス電圧	V (RESET)	-0.3 ~ +6	V
外部スタートパルス電圧	V (EXTST)	-0.3 ~ +6	V
動作温度 *2	Topr	-5 ~ +60	°C
保存温度	Tstg	-10 ~ +70	°C

\*2: 結露なきこと

## ■ 推奨端子電圧

項目	記号	Min.	Typ.	Max.	単位
電源電圧	Vdd	4.75	5	5.25	V
基準電圧	Vref	4	4.5	4.75	V
フォトダイオード電圧	Vpd	-	Vref	-	V
ゲイン選択端子電圧	High ゲイン	Vdd-0.25	Vdd	Vdd+0.25	V
	Low ゲイン	0	-	0.4	V
マスタスレイブ選択電圧	High レベル *3	Vdd-0.25	Vdd	Vdd+0.25	V
	Low レベル *4	0	-	0.4	V
クロックパルス電圧	High レベル	Vdd-0.25	Vdd	Vdd+0.25	V
	Low レベル	0	-	0.4	V
リセットパルス電圧	High レベル	Vdd-0.25	Vdd	Vdd+0.25	V
	Low レベル	0	-	0.4	V
外部スタートパルス電圧	High レベル	Vdd-0.25	Vdd	Vdd+0.25	V
	Low レベル	0	-	0.4	V

\*3: パラレル

\*4: シリアル 2 段目以降

## ■ 電気的特性 [Ta=25 °C, Vdd=5 V, V (CLK)=V (RESET)=5 V]

項目	記号	Min.	Typ.	Max.	単位
クロックパルス周波数 *5	f (CLK)	40	-	4000	kHz
出力インピーダンス	Zo	-	3	-	kΩ
消費電力	P	-	360	-	mW
チャージアンプ帰還容量	High ゲイン	-	0.5	-	pF
	Low ゲイン	-	1	-	

\*5: ビデオデータレートは f (CLK) の 1/4 です。

# アンプ付フォトダイオードアレイ S8865-256/-256G

■ 電気的特性および光学的特性 [Ta=25 °C, Vdd=5 V, V (CLK)=V (RESET)=5 V, Vgain=5 V (High ゲイン), 0 V (Low ゲイン)]

項目	記号	Min.	Typ.	Max.	単位
感度波長範囲	$\lambda$		200 ~ 1000		nm
最大感度波長	$\lambda_p$	-	720	-	nm
暗出力電圧 *6	High ゲイン	-	0.002	0.02	mV
	Low ゲイン	-	0.001	0.01	
飽和出力電圧	Vsat	3	3.5	-	V
飽和露光量 *7	High ゲイン	-	15	-	mIx・s
	Low ゲイン	-	30	-	
受光感度	High ゲイン	-	250	-	V/lx・s
	Low ゲイン	-	125	-	
感度不均一性 *8	PRNU	-	-	±10	%
ノイズ *9	High ゲイン	-	0.6	-	mVrms
	Low ゲイン	-	0.3	-	
出力オフセット電圧 *10	Vos	-	Vref	-	V

\*6: 蓄積時間  $t_s=1$  ms

\*7: 2856 K タングステンランプで測定

\*8: 感度不均一性は飽和の 50 % の露光量の均一光を入射した場合に、次のように定義します。

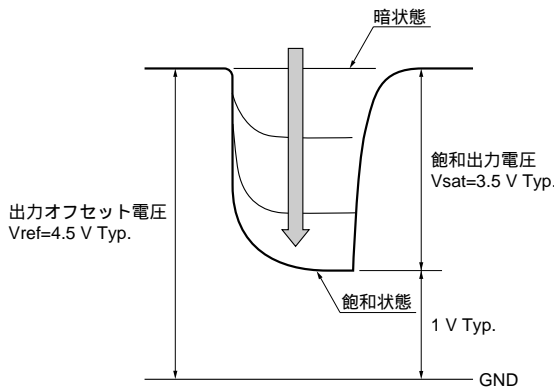
$$PRNU = \Delta X / X \times 100 (\%)$$

ここで X は全画素の出力の平均、 $\Delta X$  は最大または最小出力と X の差。

\*9: ビデオデータレート 50 kHz、暗状態、 $t_s=1$  ms で測定。

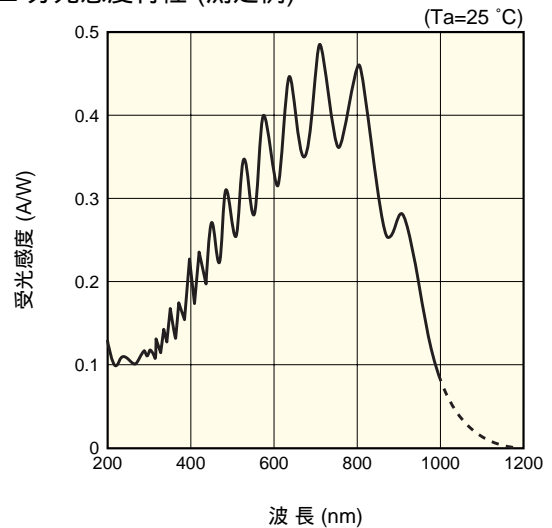
\*10: ビデオ出力は、出力オフセット電圧から負極性に出力されます。

## ■ 1素子の出力波形



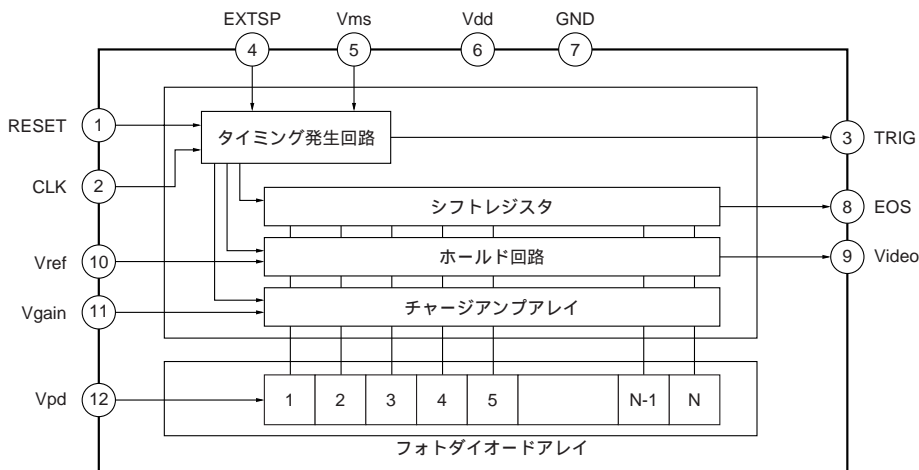
KMPDC0152JA

## ■ 分光感度特性 (測定例)



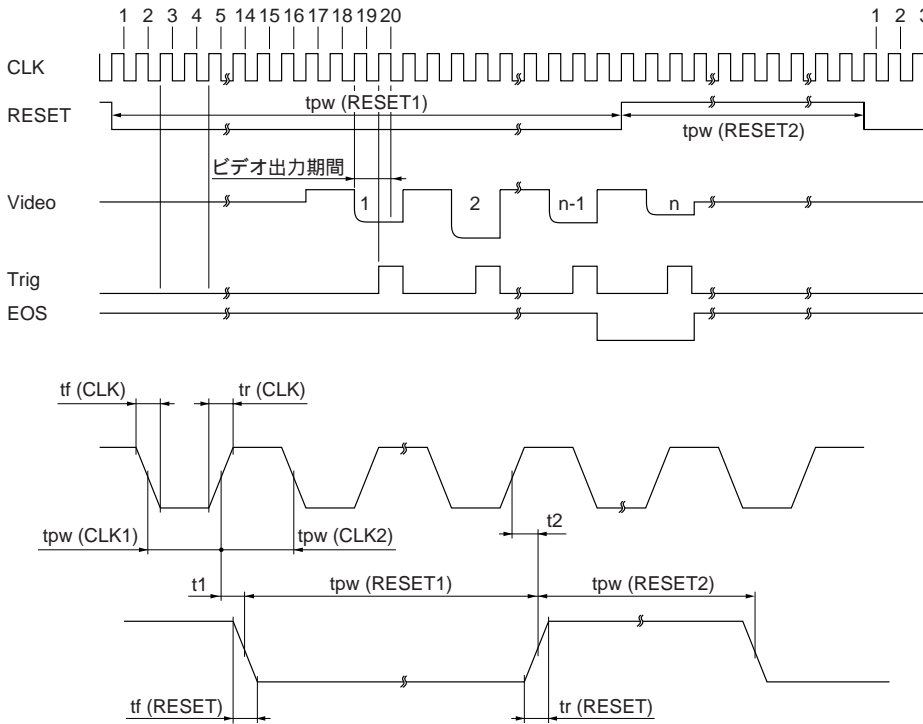
KMPDB0220JA

## ■ ブロック図



KMPDC0153JA

## ■ タイミングチャート



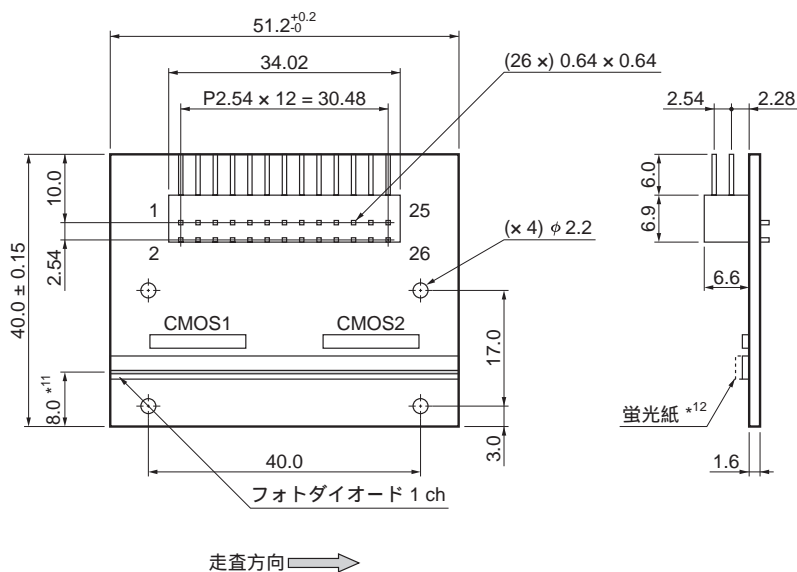
KMPDC0154JB

項目	記号	Min.	Typ.	Max.	単位
クロックパルス幅	tpw (CLK1), tpw (CLK2)	125	-	12500	ns
クロックパルス上昇 / 下降時間	tr (CLK), tf (CLK)	0	20	30	ns
リセットパルス幅 1	tpw (RESET1)	10	-	-	μs
リセットパルス幅 2	tpw (RESET2)	20	-	-	μs
リセットパルス上昇 / 下降時間	tr (RESET), tf (RESET)	0	20	30	ns
クロックパルス - リセットパルスタイミング 1	t1	-20	0	20	ns
クロックパルス - リセットパルスタイミング 2	t2	-20	0	20	ns

- RESET が Low になった直後の CLK の立ち下がり で内蔵タイミング回路が動作を開始します。
- この CLK の立ち下がり を “1 クロック” とすると、1 ch 目のビデオ信号は “18.5 クロック ~ 20 クロック” に現れます。その後、4 クロックおきにビデオ信号は現れます。
- 1 ch 目のトリガパルスは “19.5 クロック” に立ち上がり、その後、4 クロックおきに立ち上がります。このトリガパルスの立ち上がりが推奨データ取りこみタイミングです。
- 信号電荷蓄積時間は RESET の High 期間に相当します。ただし、蓄積時刻は異なり、RESET の立ち上がり 8 クロック目から蓄積が開始し、RESET の立ち下がりから 8 クロック目に蓄積が終了します。この期間に蓄積された信号は、次に RESET が High から Low になった後、シフトレジスタ動作によって順次時系列信号として読み出されます。RESET の立ち上がり、立ち下がり は CLK の立ち上がりに同期させてください。ただし、RESET の立ち上がりはビデオ出力期間を避けて設定してください。RESET の 1 周期は、ビデオ信号の読み出し期間  $16.5 + 4 \times N$  (画素数) クロックより短く設定することはできません。

# アンプ付フォトダイオードアレイ S8865-256/-256G

## ■ 外形寸法図 (単位: mm)



KMPDA0191JA

\*11: 基板下端より受光部中心までの距離

基 板: G10 ガラスエポキシ

コネクタ: 日本航空電子 PS-26PE-D4LT1-PN1

\*12: 蛍光紙仕様: S8865-256G のみ

・材 質 Gd<sub>2</sub>O<sub>2</sub>S: Tb

・蛍光体厚 300 μm Typ.

・検出エネルギー領域 30 ~ 100 keV

## ■ ピン接続

ピン NO.	CMOS1	ピン NO.	CMOS2	名称	備考
1	Vpd	14	Vpd	フォトダイオード電圧	電圧入力
2	RESET	15	RESET	リセットパルス	パルス入力
3	CLK	16	CLK	クロックパルス	パルス入力
4	Trig	17	Trig	トリガパルス	正極性パルス出力
5	EXTSP	18	EXTSP	外部スタートパルス	パルス入力
6	Vms	19	Vms	マスタスレイブ選択電圧	電圧入力
7	Vdd	20	Vdd	電源電圧	電圧入力
8	GND	21	GND	グランド	
9	EOS	22	EOS	エンドオブスキャン	負極性パルス出力
10	Video	23	Video	ビデオ出力	Vref からの負極性出力
11	Vref	24	Vref	リファレンス電圧	電圧入力
12	Vg	25	Vg	ゲイン選択電圧	電圧入力
13	Vpd	26	Vpd	フォトダイオード電圧	電圧入力

## ■ゲイン選択端子電圧の設定方法

Vdd: Highゲイン (Cf: 0.5 pF) GND: Lowゲイン (Cf: 1 pF)

## ■読み出し方式の選択と設定方法

CMOS1からは1～128 chの信号が出力され、CMOS2からは129～256 chの信号が出力されますが、読み出し方式には以下の2つがあります。

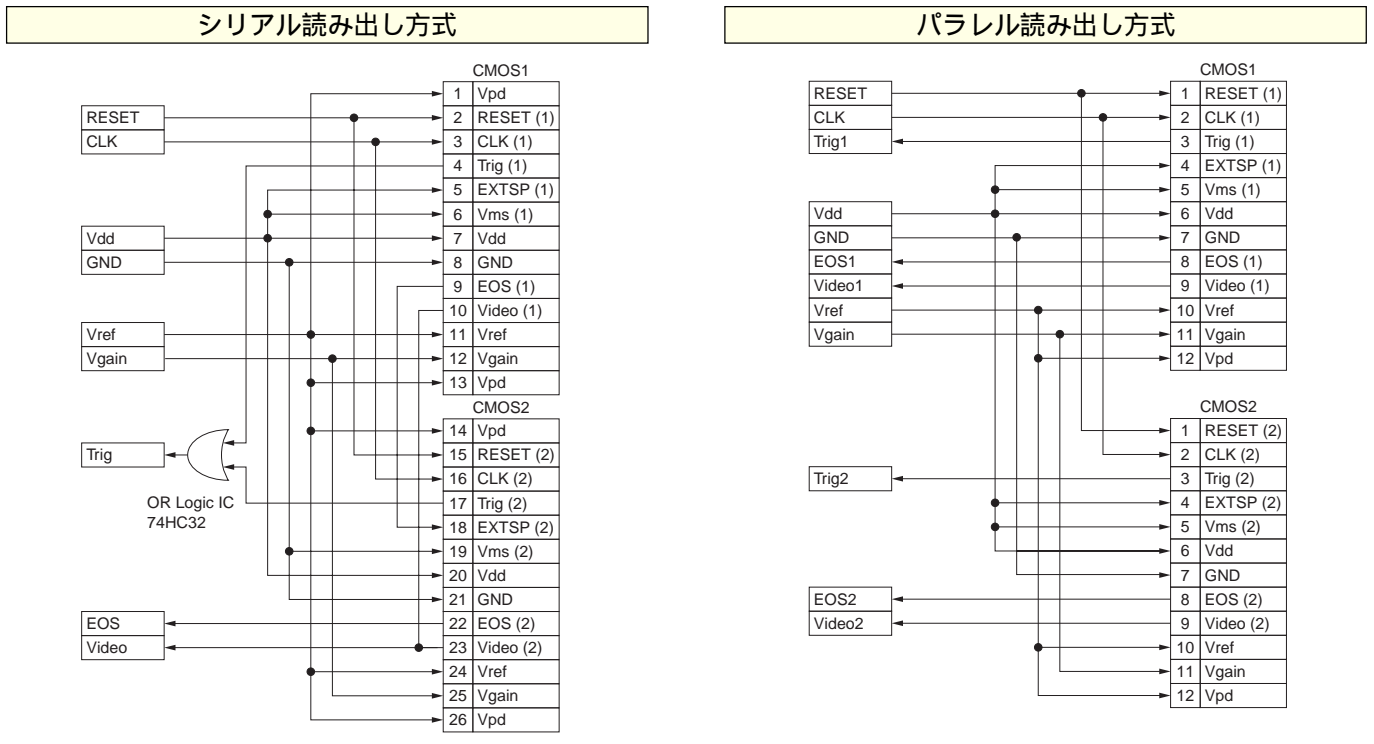
### (1) シリアル読み出し方式

CMOS1・CMOS2をシリアルに接続し、1本の出力線から1～256 chの信号を順次読み出す方法です。CMOS1は下表のA、CMOS2はBの設定をしてください。CMOS1・CMOS2のCLKとRESETは共通とし、ビデオ出力端子は1本に接続してください。

### (2) パラレル読み出し方式

CMOS1・CMOS2のそれぞれの出力線から128 chずつパラレルに信号を読み出す方式です。CMOS1・CMOS2とも下表のAの設定をしてください。

## ■接続図



KMPDC0222JA

KMPDC0223JA

	Vms	EXTSP
A	Vdd	Vdd
B	GND	前段のEOSを入力

## ■読み出し回路

パルス信号を、入力端子にてパルス条件を満たした上で入力してください。ビデオ出力はセンサに近い箇所でオペアンプにて増幅してください。

## ■使用上の注意

- (1) 信号処理ICチップには静電気に対する保護がなされていますが、静電気による破壊を未然に防ぐために作業着、作業台、作業工具の接地などの静電気対策を実施してください。また周辺装置からのサージ電圧の印加を防ぐようにしてください。
- (2) フォトダイオードアレイチップは保護されていないため、汚れや傷がつかないようにしてください。また、高湿動作時には諸特性が劣化する恐れがありますので、筐体側で気密封止を行ってください。信号処理回路チップとワイヤボンディング部には樹脂による保護を行っていますが、この部分には絶対に触れないでください。また基板取り付け時には、基板に反りが生じないようにご注意ください。
- (3) S8865-256G  
信号処理ICチップにX線が照射されると特性劣化が生じます。鉛遮蔽により、信号処理ICチップにはX線が照射されないようにしてください。